



دانشگاه حکیم سبزواری

دانشکده مهندسی برق و کامپیوتر

دستور کار آزمایشگاه مدار منطقی

تهیه و تنظیم:

سارا محمدرضاخانی - معظم توکلیان

پاییز 1392

مقدمه:**سخنی با اساتید:**

دستور کار حاضر بر مبنای درس مدار های منطقی دوره کارشناسی پیوسته رشته های مهندسی برق – الکترونیک تهیه و تنظیم شده است.

در دستور کار حاضر 12 دستورکار بر اساس فصل های درسی کتاب مدارهای منطقی موریس مانو تهیه شده است که اساتید معزز به صلاح دید خود می توانند از این گزارش کار استفاده نمایند.

سخنی با دانشجویان:

دانشجویان گرامی انتظار می رود پس از اتمام این آزمایشگاه با مدارات مجتمع آشنا شده و قادر باشید مدارهای ترکیبی و ترتیبی را طراحی و عملاً تست نمایید.

موارد ایمنی:

- در هنگام استفاده از تراشه ها آن ها در موقعیت صحیح بر رود برد قرار دهید.
- پس از نصب تراشه بر روی برد از قرار گرفتن تمامی پایه ها در درون برد اطمینان حاصل نموده و سپس اقدام به سیم کشی نمایید .
- پس از اتمام سیم کشی و اطمینان از صحت وصل بوده صحیح پایه های تغذیه تراشه ها اقدام به وصل نمودن تغذیه نمایید.
- پس از تمام شدن کار و تست مدار ابتدا منبع تغذیه را قطع سپس قطعات را با استفاده از آی سی کش از روی برد جدا نمایید.

در خاتمه از خاموش بودن دستگاه ها و تجهیزات موجود بر روی میز کار اطمینان حاصی نموده و نسب به ترک آزمایشگاه اقدام نمایید.

تذکر مهم: کلیه توابع داده شده و تمارین باید ابتدا شبیه سازی سپس عملی تست گردد.

با تشکر و آرزوی موفقیت

مدارهای مجتمع یا ICها بر چند منطق استوار هستند :

- منطق مقاومت - ترانزیستور RTL: مدار پایه خانواده دیجیتال RTL گیت NOR میباشد.
- منطق دیود - ترانزیستور DTL: مدار پایه خانواده DTL گیت NAND است.
- منطق ترانزیستور - ترانزیستور TTL: فرم تکمیل شده خانواده DTL است.
- منطق کوپلاژ - امیتر ECL: یک خانواده منطقی دیجیتال غیر اشباع است.
- منطق فلز - اکسید - نیمه هادی MOS.
- منطق فلز - اکسید - نیمه های متمم CMOS .

منطق ترانزیستور - ترانزیستور :

با پیشرفت تکنولوژی این خانواده منطقی به طور گسترده در طراحی سیستم های دیجیتال به کار گرفته شد.. در حال حاضر چندین نوع یا سری از خانواده TTL وجود دارد. نام و مشخصات هشت نوع TTL در جدول زیر ملاحظه می شود.

نام سری	پیشوند	گنجایش خروجی	توان مصرفی	تاخیر انتشار
استاندارد	74	10	10	9
توان پایین	74L	20	1	33
سرعت بالا	74H	10	22	6
شوتکی	74S	10	19	3
شوتکی توان پایین	74LS	20	2	9.5
شوتکی پیشرفته	74AS	40	10	1.5
شوتکی پیشرفته توان پایین	74ALS	20	1	4
سریع	74F	20	4	3

تفاوت میان سری های TTL در منطق دیجیتال آنها نیست ، بلکه ساختار داخلی همه آنها بر مبنای گیت پایه NAND می باشد. به هر حال گیت های TTL در همه سری ها دارای سه نوع آرایش خروجی هستند.

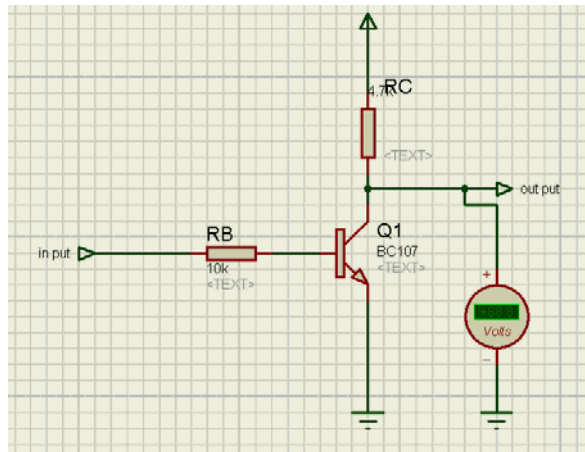
1- خروجی کلکتور باز

2- خروجی تاتم پل (TOTEM - POLE)

3- خروجی سه حالت

دستور کار جلسه اول: آشنایی با گیت های منطقی (NOT-AND-OR-NAND-NOR-XOR-XNOR).

گیت های منطقی از ترکیب عناصر ساده الکترونیکی نظیر دیود، مقاومت و ترانزیستور ساخته می شوند. ترانزیستورهای مدارات مجتمع معمولاً از سیلیکان ساخته شده و اغلب از نوع npn می باشند. شکل زیر را در نظر بگیرید.



سوال: مدار فوق را عملی بسته و به ورودی V_i ، 5 Volt را که معادل است با یک منطقی اعمال نمایید و V_{out} را اندازه گیری کرده . سپس V_i را مساوی 0 Volt که معادل صفر منطقی است قرار دهید. حال نتیجه گیری کنید که مدار فوق معادل کدام گیت منطقی می باشد؟

تراشه های 7486 – 7402 – 7432 – 7408 – 7404 – 7400 را تست نموده و جدول درستی آنها را رسم و تکمیل نمایید.

توجه : مدارات داده شده را ابتدا در نرم افزار شبیه سازی نموده و سپس اقدام به عملی بستن مدار نمایید.

تمرین:

1. تابع $F = \sum M(0,4,7)$ را پیاده سازی نموده و مدار را عملاً تست نمایید.
2. تابع $F = \sum M(2,3,4,5)$ را فقط با استفاده از گیت NAND پیاده سازی نموده و مدار را عملی تست نمایید.
3. تابع $F = \sum M(2,3,4,5)$ را فقط با استفاده از گیت NOR پیاده سازی نموده و مدار را عملی تست نمایید.

4. تابع $F = \sum M(2,4,6,9,11,13,15)$ را صرفاً با استفاده از گیت های NAND و بصورت

نرم افزار ی پیاده سازی نمایید.

یاد آوری از جبر بول:

$$X+0=0+X=X$$

$$X * 1=1 * X=X$$

$$X+(Y+Z)=(X+Y)+Z$$

$$X*(Y+Z)=X*Y+X*Z$$

$$X+X'=1$$

$$(X+Y)'=X' * Y'$$

$$X+1=1$$

$$X*(Y*Z)=(X*Y)*Z$$

$$X*X'=0$$

$$(X * Y)'=X' + Y'$$

$$X+X*Y=X$$

قانون دمورگان

دستور کار جلسه دوم : طراحی مدارات ترکیبی.

مدارهای منطقی در سیستم های دیجیتال می توانند از نوع ترکیبی و یا ترتیبی باشند.

یک مدار ترکیبی متشکل از تعدادی گیت منطقی است که خروجی آنها در هر لحظه از زمان مستقیماً به وسیله ورودی های همان لحظه تعیین می گردد و به ورودیهای قبلی بستگی ندارد. این نوع مدار پردازشی را انجام می دهد که با مجموعه ای از توابع بولی مشخص می شود.

مدار های ترتیبی علاوه بر گیت های منطقی از عناصر حافظه نیز استفاده می کنند. چون خروجی آنها تابعی از ورودیها و حالت عناصر حافظه است، در نتیجه خروجی یک مدار ترتیبی نه تنها به مقادیر فعلی ورودیها بلکه به ورودیهای قبلی نیز وابسته بوده و عملکرد مدار باید به وسیله حالات داخلی و ترتیب زمانی ورودیها مشخص گردد.

جهت طراحی یک مدار ترکیبی مراحل زیر می تواند راه گشا باشد.

1. فهم مسئله.
2. تعیین تعداد ورودیها و خروجی های مدار.
3. نامگذاری ورودی و خروجی ها.
4. با توجه به صورت مسئله رابطه بین ورودی ها و خروجی ها در جدول درستی نوشته شود.
5. با استفاده از جدول درستی و جدول کارنو برای هر خروجی ؛ بر حسب ورودی یک عبارت بولی بدست می آید..
6. ساده سازی و سپس پیاده سازی مدار.

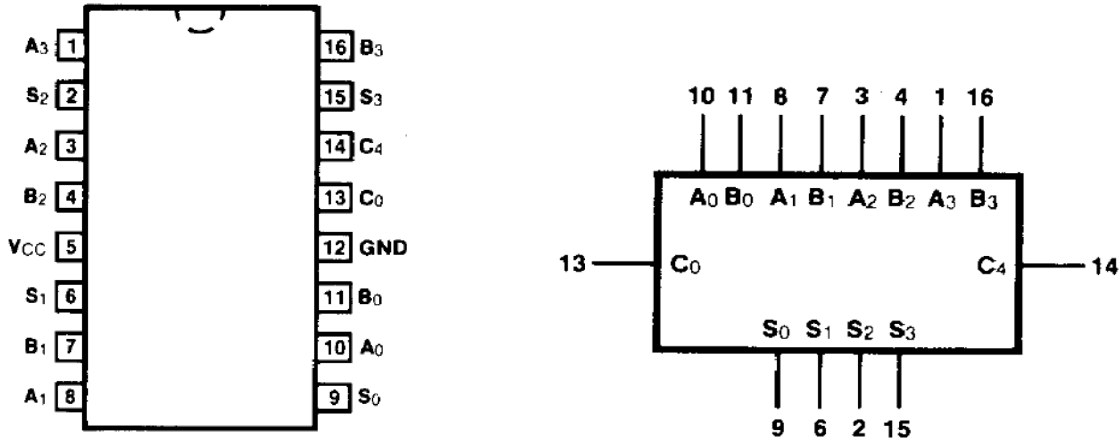
تمرین :

1. مداری با سه ورودی a, b, c و دو خروجی f_1, f_2 به گونه ای طراحی کنید که اگر تعداد یک های ورودی بیشتر از تعداد صفر ها شد $f_1=1$ و چنانچه عدد ورودی بزرگتر از 3 شد $f_2=1$ گردد. (تئوری)
2. در تابع $f(x) = x^2 - 7x + 12$ تعداد ورودی و خروجی ها را تعیین و نسبت به طراحی تابع f اقدام کنید. (تئوری)
3. مداری طراحی کنید که دو بیت را باهم جمع کند. (half adder)
4. مداری طراحی کنید که سه بیت را باهم جمع کند. (full adder)

5. با استفاده از نیم جمع کننده و تمام جمع کننده مداری طراحی نمایید که دو عدد چهار بیتی را با هم جمع کند .
6. با استفاده از نیم جمع کننده و گیت های منطقی مناسب یک مدار ضرب کننده دو عدد دو بیتی طراحی کنید.
7. مدار نیم تفریق گر و تمام تفریق گر را طراحی و تست نمایید.

دستور کار جلسه سوم : جمع کننده ها و آشنایی با تراشه 7483.

تراشه 7483 یک جمع کننده چهار بیتی است که دو عدد 4 بیتی A, B را باهم جمع می کند. ساختار این تراشه و پایه های آن به شرح زیر است.



Cin بیت نقلی ورودی A0 تا A3 و B0 تا B3 ورودی

S0 تا S3 حاصل جمع Cout بیت نقلی خروجی

نکته : می توان به جای 7483 از تراشه معادل آن شماره 4008 استفاده نمود.

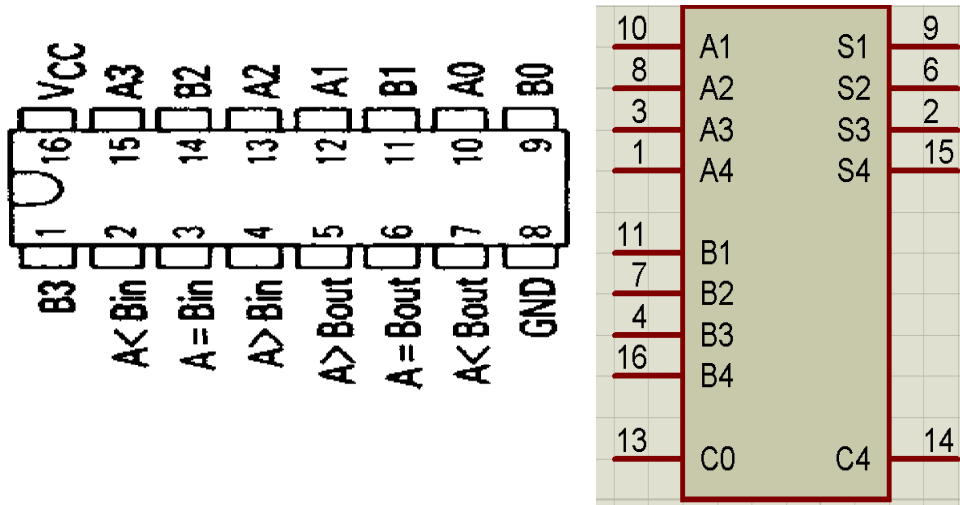
تمرین:

1. تراشه 7483 را بر روی برد قرارداده و با اعمال دو عدد چهار بیتی ورودی و خروجی ها را تست نمایید.(عملی)
2. با استفاده از دو عدد تراشه 7483 یک جمع کننده 8 بیتی بسازید.
با استفاده از تراشه 7483 و گیت های منطقی مناسب مداری طراحی کنید که دارای بیت کنترلی m بوده و به روش ذیل عمل کند.
الف) اگر $m=0$ بود مدار بصورت جمع کننده عمل کند .
ب) اگر $m=1$ بود مدار بصورت تفریق کننده عمل نماید.
3. به کمک یک عدد 7483 و دریچه های منطقی مداری طرح نموده که یک عدد باینری 4 بیتی را به دهی تبدیل نماید.
4. به کمک تعدادی 7483 و دریچه های منطقی یک ضرب کننده دودویی برای ضرب دو عدد سه بیتی طراحی کنید.

با مراجعه به data sheet می توانید از دیگر تراشه های جمع کننده مشابه نیز استفاده نمایید.

دستور کار جلسه چهارم: مقایسه کننده ها و آشنایی با تراشه 7485.

تراشه 7485 یک مقایسه کننده چهار بیتی است که دارای ورودی های طبقه قبل بوده و می توان بصورت موازی چندین 7485 را به هم پیوند داده و مقایسه کننده های بزرگتری طراحی نمود.



با مراجعه به منابع مناسب (data sheet) با نحوه عملکرد این تراشه بیشتر آشنا خواهید شد.

تمرین :

1. مداری طراحی نمایید که دو عدد چهاربیتی A , B را از ورودی دریافت و با یکدیگر مقایسه کند. (مدار دارای 8 ورودی و 3 خروجی ($A < B$, $A > B$, $A = B$) می باشد).
2. عملکرد تراشه 7485 را مورد بررسی قرار داده و به کمک این تراشه مداری طراحی کنید که دو عدد 6 بیتی را با یکدیگر مقایسه نماید.
3. با استفاده از تراشه های 7485 و 7483 و گیت های مورد نیاز مداری طراحی نمایید که به صورت زیر عمل کند.

$$\text{If } A \leq B \quad \rightarrow A - B$$

$$\text{If } A > B \quad \rightarrow B - A$$

4. دو عدد 5 بیتی علامت دار A, B را در نظر بگیرید Sa, Sb بیت علامت متناظر آنهاست. به کمک یک عدد 7485 و دریچه های منطقی مداری برای مقایسه این دو عدد طراحی کنید.

دستور کار جلسه پنجم: آشنایی با نمایشگر 7-segment و راه اندازه‌های آن.

ساختار 7-segment:

7-segment متشکل از دیودهای نورانی LED بوده که برای نمایش اعداد بکار می‌روند یک 7-segment می‌تواند از نوع آند مشترک یا کاتد مشترک باشد.

هرکدام از 7 قسمت A تا G به همراه DP (Decimal point) یک دیود نورانی می‌باشد معمولاً 7-segment ها 10 پایه دارند که 8 پایه شامل A تا G و DP و 2 پایه دیگر که به یکدیگر متصل می‌باشند. 7-segment ها یا به صورت آند مشترک و یا کاتد مشترک در بازار موجود هستند. در حالت آند مشترک تمام آندهای دیودهای نورانی بهم متصل هستند که 2 پایه ذکر شده در حقیقت همان پایه های مشترک آند هستند.

در حالت کاتد مشترک کاتد تمام دیودها بهم وصل هستند. و 2 پایه مذکور در واقع همان پایه مشترک کاتد است.

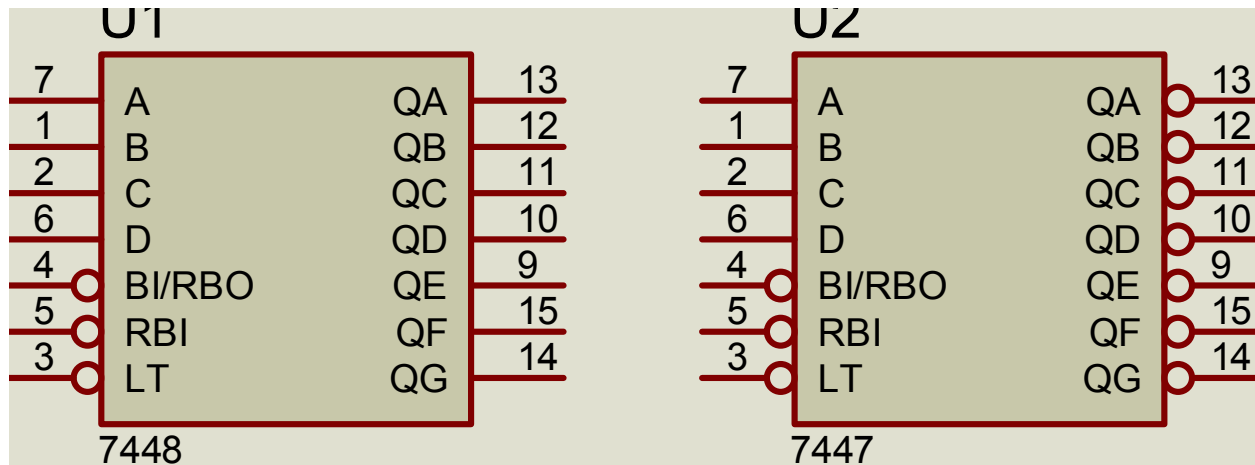
روش تست 7-segment:

ابتدا می‌بایست پایه های مشترک را توسط قسمت تست اتصال مولتی متر پیدا نمود. سپس با اتصال یکی از فیش های مولتی متر به پایه مشترک و حرکت فیش بعدی بر روی پایه ها مشروط به اینکه مولتی متر بر روی قسمت تست دیود قرار داشته باشد دیود های نورانی داخلی بصورت کم نور روشن می‌شوند. در این حالت اگر فیش قرمز بر روی پایه مشترک بود segment از نوع آند و گرنه از نوع کاتد مشترک می‌باشد.

راه اندازه‌های 7-segment:

برای نمایش اعداد bcd بر روی 7-segment بسته به نوع segment درایور آن نیز فرق می‌کند. تراشه 7447 جهت راه اندازی segment آند مشترک و 7448 جهت راه اندازی segment کاتد مشترک می‌باشد.

ساختار این دو تراشه به شرح ذیل است.




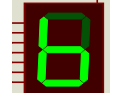
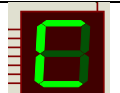
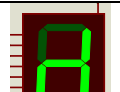
جهت اطلاع دقیق تر از پایه های تراشه ها به data sheet مراجعه نمایید.

A تا D ورودی ها بوده و a تا g خروجی هایی هستند که باید به پایه های متناظر 7-segment متصل شوند
 ورودی LT جهت تست دیودهای 7-segment مورد استفاده قرار می گیرد اگر LT را به GND وصل کنیم تمام
 LED های 7-segment باید روشن شود. اگر پایه 4 به GND وصل شود تمام LED ها باید خاموش شوند از
 پایه 4 معمولا برای کنترل شدت جریان LED ها استفاده می شود.

تمرین:

1. با اتصال 7447 به 7segment آند مشترک و 7448 به 7segment کاتد مشترک این تراشه ها را تست نمایید.

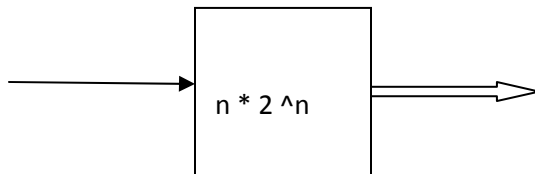
2. با استفاده از 7400 مدار طراحی کنید که ورودی آن 4 بیت ABCD بوده و خروجی آن به صورت زیر برای یک 7segment کاتد مشترک باشد.

A	B	C	D	a	b	c	d	e	f	g	نمایشگر
1	1	0	0								
1	1	0	1								
1	1	1	0								
1	1	1	1								

دستور کار جلسه ششم : دیکدر و آشنایی با تراشه های 74138 و 74154.

دیکدر مداری است ترکیبی با n ورودی و 2^n خروجی ، ورودی ها ترکیبی از صفرها و یک ها هستند. به ازای هر ترکیب صفر و یک در ورودی فقط یکی از خروجی ها فعال بوده و بقیه غیرفعال خواهند بود.

اگر فعال بودن با یک نشان داده شود مدار فعال یک ؛ اگر فعال بودن با صفر نشان داده شود مدار فعال صفر خواهد بود.



باتوجه به این که هرتابع رامی توان با OR نمودن مینترم های که تابع دراین مینترم ها یک شده است پیاده سازی نمود لذا می توان از دیکدر فعال یک و یک گیت OR برای پیاده سازی توابع استفاده کرد.

تمرین :

نکته : در دیکدر فعال یک خروجی ها ، مینترم ها ورودی های مدار می باشند. در دیکدر فعال صفر خروجی های مدار ، ماکسترم های ورودی ها هستند.

1. تابع $F = \sum M(0,1,5,7)$ را با استفاده از دیکدر فعال یک پیاده سازی نمایید.
2. تابع $F = \sum M(2,3,5,6)$ را با استفاده از دیکدر فعال صفر پیاده سازی نمایید.
3. ابتدا یک دیکدر 3×8 طراحی سپس تابع روبرو را با آن پیاده سازی نمایید. $F = \sum M(0,2,4,6)$
4. مشخصات تراشه 74138 را بیابید سپس تابع مسئله فوق را با آن پیاده سازی نمایید.
5. با استفاده از تراشه فوق و گیت های لازم ، full adder طراحی کنید .
6. مشخصات تراشه 74154 را بیابید سپس تابع زیر را با آن پیاده سازی نمایید.

$$F = \sum M(0,2,3,4,5,6,11,12,13)$$

دستور کار جلسه هفتم: انکدر .

انکدر دارای روشی است که اطلاعات را (عددی یا غیرعددی) به فرم ترکیبی از صفرها و یک ها تبدیل می کند و در هر لحظه فقط یکی از ورودی ها فعال می شود. انکدر دارای عملکردی عکس دیکدر می باشد.

ترکیب صفر و یک در خروجی برای هر ورودی منحصر به فرد می باشد یک انکدر 2^n ورودی و n خروجی دارد.

تمرین:

1. مداری طراحی کنید که حروف A, B, C, D را به فرم ترکیبی از صفرها و یک ها تبدیل نماید.

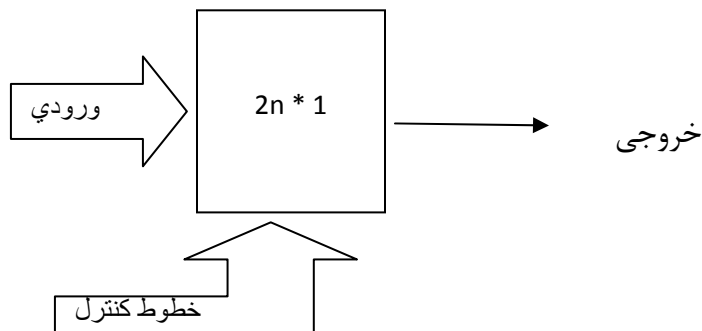
الف) اگر هیچ دکمه ای فشار داده نشود خروجی مدار چگونه است . مدار را بر تشخیص این حالت اصلاح کنید.

ب) اگر همزمان دو ورودی باهم فعال شوند (دکمه A, B باهم فشار داده شوند) خروجی مدار چگونه است مدار را برای تشخیص این حالت اصلاح کنید.

دستور کار جلسه هشتم: مولتی پلکسر و دی مولتی پلکسر و آشنایی با تراشه 74151.

مولتی پلکسر:

در حالت کلی مولتی پلکسر مداری است با n خط کنترل، 2^n ورودی و یک خروجی در هر لحظه فقط یکی از ورودی ها به خروجی وصل است و توسط خطوط کنترل می توان مشخص نمود که کدام ورودی به خروجی وصل شود.



تمرین:

1. مطلوبست طراحی یک دی مالتی پلکسر 4×1 .
2. به کمک تعدادی مولتی پلکسر 2×1 یک مولتی پلکسر 8×1 طراحی نمایید. در ضمن مجاز به استفاده از دریچه های منطقی نمی باشید.
3. عملکرد تراشه 74153 را بررسی نموده سپس با استفاده از این تراشه و یک گیت XOR یا XNOR یک مقایسه کننده بیت به بیت 4 بیتی طراحی نمایید.
4. با استفاده از تراشه فوق یک گیت NAND و یک گیت NOT یک مقایسه کننده 2 بیتی طراحی کنید به طوریکه:

If $A \geq B$ then out = 1

If $A < B$ then out = 0

A, B دو عدد دوبیتی هستند.

5. مشخصات تراشه 74151 را بیابید و نحوه کار آن را تست نمایید. سپس تابع زیر را با استفاده از این تراشه پیاده سازی نمایید.

$$F = \sum M(1,3,5,6)$$

دی مولتی پلکسر :

مداری است که با 1 ورودی، n خط کنترل و 2n خروجی که در هر لحظه ورودی فقط به یکی از خروجی ها وصل می شود.

تمرین:

1. مطلوبست طراحی یک دی مالتی پلکسر 4×1.

2. صحت عملکرد تراشه 74138 را در حالت دی مولتی پلکسر بررسی نمایید.

دستور کار جلسه نهم: طراحی مدارهای ترتیبی و آشنایی با تراشه 7476.

در این آزمایش مدارهای مختلف فلیپ فلاپ را ساخته و طرز کار آنها را با استفاده از جدول صحت آنها بررسی و تست خواهیم کرد.

تمرین:

1. با استفاده از گیت‌های NOR فلیپ فلاپ نوع RS را بسازید و طرز کار آنرا در آزمایشگاه بررسی نمایید.

سپس برای فلیپ فلاپ مذکور پالس ساعت گذاشته و مراحل را دوباره تکرار کنید.

سؤال: فلیپ فلاپ در چه وضعیتی از پالس ساعت عمل می کند.

2. یک فلیپ فلاپ نوع D بسازید و طرز کار آنرا بررسی و تست نمایید.

3. یک فلیپ فلاپ نوع JK با پالس ساعت بسازید و طرز کار آنرا بررسی و تست نمایید.

سؤال: مدار آزمایش 3 دارای چه اشکالی می باشد برای رفع این عیب چه اقدامی باید انجام گیرد مدار مناسب را رسم کنید.

4. آشنایی با آی سی 74 76 این آی سی در برگیرنده و فلیپ فلاپ از نوع JK می باشد که به لبه پایین

رونده پالس ساعت حساس است. طرز کار IC را در آزمایشگاه بررسی نمایید.

دستور کار جلسه دهم : طراحی مدارهای ترتیبی سنکرون .

در این قسمت با طراحی تعدادی از شمارنده ها آشنا می شویم.

1- با استفاده از فلیپ فلاپ نوع JK یک شمارنده چهاربیتی صعودی طراحی نمایید.

مدار را عملاً بسته و تست نمایید.

2- یک شمارنده سه بیتی صعودی-نزولی طراحی کنید و آنرا در آزمایشگاه تست کنید. (دیاگرام حالت مدار به صورت زیر است :)

3- یک شمارنده BCD نزولی طراحی و در آزمایشگاه آنرا عملاً تست نمایید. در طراحی از حداقل گیت استفاده نمایید.

4- مدار شمارنده ای طراحی نمایید که دیاگرام حالت آن بصورت زیر باشد. مدار طراحی شده را عملاً تست نمایید.

دستور کار جلسه یازدهم: آشنایی با تراشه های شمارنده سنکرون.

1. مشخصات آی سی 7490 را بیابید سپس این تراشه را در آزمایشگاه تست نمایید. با استفاده از این آی سی یک شمارنده BCD (0 تا 9) طراحی و آنرا عملاً بسته و تست نمایید.
سؤال: پایه های 2 و 3 و 6 و 7 به چه منظوری استفاده می شود.
2. استفاده از دو عدد آی سی 7490 یک شمارنده از صفحه تا 99 طراحی و عملیات تست نمایید.
3. طراحی شمارنده با استفاده از آی سی 74161. این آی سی یک شمارنده چهاربیتی دودویی با قابلیت بارگذاری می باشد. هنگامی که ورودی بارکردن فعال باشد چهار بیت اطلاعات ورودی به آی سی منتقل شده و آی سی عمل شمارش را از عدد دریافتی آغاز می کند. با استفاده از این آی سی مداری طراحی کنید که از 0000 تا 1111 بشمارد مدار را عملاً بسته و تست نمایید.
4. با استفاده از آی سی 74161 یک شمارنده BCD طراحی و در آزمایشگاه تست نمایید.
5. با استفاده از آی سی 74161 مداری طراحی نمایید که از 0101 تا 1100 بشمارد مدار را عملاً بسته و تست نمایید.

جلسه دوازدهم : ادامه طراحی مدارهای ترتیبی.

- 1- یک شمارنده حلقوی چهاربیتی طراحی و در آزمایشگاه عملاً آنرا تست نمایید.
- 2- یک شمارنده جانسون چهاربیتی طراحی و در آزمایشگاه عملاً آنرا تست نمایید.
- 3- مطلوبست طراحی قفل الکترونیکی بارفر 1001 در دو حالت زیر
 - الف (در هر مرحله ای که رمز اشتباه وارد شود به مرحله آغازین برگردد.
 - ب (در هر مرحله ای که رمز اشتباه وارد شود پس از دریافت چهاربیت به طور کامل به مرحله آغاز برگردد.